

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

特開平11-252807

(43)公開日 平成11年(1999)9月17日

(51)Int.C1.

H02J 7/00

H02M 3/155

識別記号

庁内整理番号

F I

H02J 7/00

H02M 3/155

技術表示箇所

J

H

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21)出願番号

特願平10-52486

(22)出願日

平成10年(1998)3月4日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 丸尾 恒弘

東京都品川区北品川6丁目7番35号 ソニ

一株式会社内

(72)発明者 新倉 英生

東京都品川区北品川6丁目7番35号 ソニ

一株式会社内

(72)発明者 京藤 康正

茨城県つくば市天王台1-1-1 筑波大

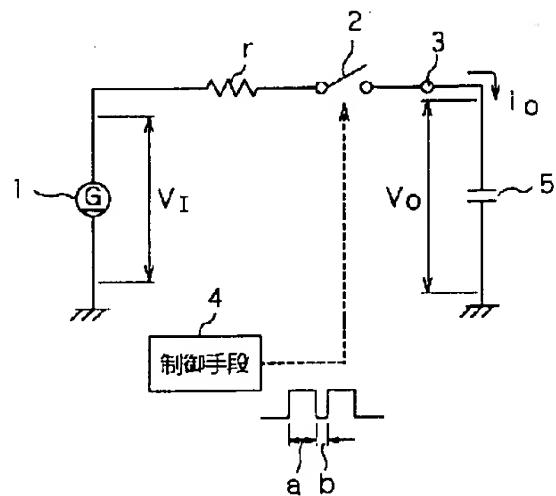
学内

(74)代理人 弁理士 小池 晃 (外2名)

(54)【発明の名称】充電装置

(57)【要約】

【課題】 直流電流源の負担を軽減し、効率の良い充電装置を提供する。

【解決手段】 本発明の充電装置は、直流電流源1と、この直流電流源1から出力される電流をスイッチングするスイッチング手段2と、スイッチング手段2により出力された充電電流*i_o*を容量性負荷からなる充電対象5に供給する出力手段3と、スイッチング手段2を制御する制御手段4とを備える。制御手段4は、オン時間がa、オフ時間がbとなるようなパルスを生成し、スイッチング手段2を制御する。制御手段4は、直流電流源1から発生される電圧V_Iと充電対象5の電圧V_oとの電圧差に基づき、制御パルスのデューティ比(a/(a+b))を制御し、出力手段3から出力する充電電流*i_o*の平均電流を一定とするように制御する。

【特許請求の範囲】

【請求項1】 直流電流源と、

上記直流電流源から出力される電流をスイッチングするスイッチング手段と、

上記スイッチング手段によりスイッチングされた電流を平滑化し、平滑化した電流を充電対象に供給する出力手段と、

上記直流電流源から発生される電圧と上記充電対象の電圧との電圧差に基づき、上記出力手段から出力する平均電流を一定とするように上記スイッチング手段を制御する制御手段とを備える充電装置。

【請求項2】 上記制御手段は、上記直流電流源から発生される電圧と上記充電対象の電圧との電圧差を検出し、この電圧差が大きい場合にはオン時間が短くなりこの電圧差が小さい場合にはオン時間が長くなるPWMパルスにより、上記スイッチング手段を制御することを特徴とする請求項1に記載の充電装置。

【請求項3】 上記直流電流源は、充電対象の最大定格電圧より大きな電圧をもって電流を発生し、

上記制御手段は、上記直流電流源から発生される電圧を検出し、この電圧が大きい場合にはオン時間が短くなりこの電圧が小さい場合にはオン時間が長くなるPWMパルスにより、上記スイッチング手段を制御することを特徴とする請求項1に記載の充電装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、2重層コンデンサや2次電池等を充電する充電装置に関するものである。

【0002】

【従来の技術】 図5に、2重層コンデンサや2次電池を充電する従来の充電装置として、チョッパ型の定電圧レギュレータを示す。

【0003】 図5に示す従来の充電装置100は、直流発電機101と、この直流発電機101から出力される電流をスイッチングするpnpトランジスタ102と、このpnpトランジスタ102の出力電流を平滑化するコイル103及びフライホイールダイオード104と、自励発振をして上記pnpトランジスタ102のスイッチングの制御をするnpnトランジスタ105、FET106、コンデンサ107と、出力電圧に基づき上記npnトランジスタ105のスイッチングのデューティーを決定するツエナーダイオード108及びダイオード109とを備え、充電対象となる2重層コンデンサや2次電池等の容量性負荷111に対して、出力端子110から充電電流i₁を供給する。【0004】 pnpトランジスタ102は、エミッタが直流発電機101のプラス側の出力端に接続されている。また、このpnpトランジスタ102は、エミッタとベースとの間に抵抗R₁が接続されている。

【0005】 コイル103は、一端が上記pnpトラン

ジスタ102のコレクタに接続され、他端が出力端子110に接続されている。また、フライホイールダイオード104は、カソードがpnpトランジスタ102のコレクタに接続され、アノードがグランドに接続されている。

【0006】 npnトランジスタ105は、コレクタがpnpトランジスタ102のベースに接続され、エミッタが抵抗R₂を介してグランドに接続されている。

10 【0007】 FET106は、ドレインが直流発電機101のプラス側の出力端に接続されている。また、このFET106は、ゲートとソースとがnpnトランジスタ105のベースに接続されている。

【0008】 コンデンサ107は、一端がpnpトランジスタ102のコレクタに接続され、他端がnpnトランジスタのベースに接続されている。

【0009】 ツエナーダイオード108は、カソードがnpnトランジスタ105のベースに接続され、アノードがグランドに接続されている。

20 【0010】 ダイオード109は、アノードが出力端子110に接続され、カソードがnpnトランジスタ105のエミッタに接続されている。

【0011】 このような構成の従来の充電装置100では、コンデンサ107の充放電に従いnpnトランジスタ105がスイッチングされ、このnpnトランジスタ105のスイッチングにともないpnpトランジスタ102がスイッチングされる。そして、このpnpトランジスタ102がスイッチングされると直流発電機101から供給される電流がスイッチングされる。このスイッチングされた電流は、コイル103及びフライホイールダイオード104から構成される平滑回路により平滑化され、充電電流i₁として容量性負荷111に供給される。

30 【0012】 この従来の充電装置100では、以下に説明するような動作を行うことにより自励発振し、pnpトランジスタ102をスイッチングしている。なお、自励発振の動作を説明するにあたり、npnトランジスタ105のベース側の端子を端子A、pnpトランジスタ102のコレクタ側の端子を端子Bとする。

40 【0013】 まず、pnpトランジスタ102がオフであると、FET106から供給される電流により、コンデンサ107は、端子A側がプラスにチャージされる。すると、npnトランジスタ105のベース電圧が上昇し、このnpnトランジスタ105がオンとなる。

【0014】 このnpnトランジスタ105がオンとなると、それに伴ってpnpトランジスタ102もオンとなる。

【0015】 続いて、このpnpトランジスタ102がオフとなった際、コンデンサ107は、このpnpトランジスタ102がオフとなることにより直流発電機101から端子Bに与えられる電圧に、端子A側がプラスに

チャージされたチャージ電圧を上乗せした電圧を、このn-p-nトランジスタ105のベースに与え、このn-p-nトランジスタ105のオン状態を保持する。

【0016】続いて、p-n-pトランジスタ102がオンとなりしばらくすると、コンデンサ107は、p-n-pトランジスタ102のコレクタから供給される直流発電機101からの電流により、端子B側がプラスにチャージされていく。すなわち、端子A側にチャージされた電荷が放電されていく。すると、n-p-nトランジスタ105のベース電圧が低下し、このn-p-nトランジスタ105がオフとなる。

【0017】このn-p-nトランジスタ105がオフとなると、それに伴ってp-n-pトランジスタ102もオフとなる。

【0018】以上のように、従来の充電装置100では、コンデンサ107の充放電による自励発振に伴い、p-n-pトランジスタ102がスイッチングされる。

【0019】また、この従来の充電装置100では、出力電圧すなわち容量性負荷111の電圧が、ダイオード109を介して、n-p-nトランジスタ105のエミッタにフィードバックされている。従って、この容量性負荷111の電圧に応じて、デューディ比が可変する。

【0020】つまり、この従来の充電装置100では、容量性負荷111に電荷があまり充電されておらず、この容量性負荷111の電圧が低い場合、n-p-nトランジスタ105のエミッタ電圧が低くなる。従って、このn-p-nトランジスタ105をオンさせるベース電圧の閾値が低くなり、n-p-nトランジスタ105のオン時間すなわちp-n-pトランジスタ102のオン時間が長くなる。

【0021】また、この従来の充電装置100では、容量性負荷111に充電が進み、この容量性負荷111の電圧が高い場合、n-p-nトランジスタ105のエミッタ電圧が高くなる。従って、このn-p-nトランジスタ105をオンさせるベース電圧の閾値が高くなり、n-p-nトランジスタ105のオン時間すなわちp-n-pトランジスタ102のオン時間が短くなる。

【0022】以上のように、この従来の充電装置100では、容量性負荷111の電圧が高くなるにつれ、p-n-pトランジスタ102のオン時間が短くなるようにスイッチングのデューディ比が制御されている。

【0023】また、この従来の充電装置100には、n-p-nトランジスタ105のベース電圧が所定の電圧以上上昇しないように、ツエーダイオード108が備えられている。そのため、容量性負荷111の電圧がこのツエーダイオード108で規定される電圧より高くなつた場合には、n-p-nトランジスタ105のスイッチング動作が停止し、容量性負荷111への充電が終了する。また、このツエーダイオード108は、充電対象となる容量性負荷111の定格等に基づき設定される。

【0024】

【発明が解決しようとする課題】ここで、この従来の充電装置100から、充電対象である容量性負荷111に流れる充電電流i₁について考える。

【0025】上記図5で示した従来の充電装置100を簡略化して表すと、図6のように表すことができる。

【0026】直流発電機101から容量性負荷111に流れ込む充電電流i₁は、この直流発電機101により発生される電圧V₁と、容量性負荷111の電圧V₁と、内部抵抗rとの関係から以下の式により表せる。

【0027】 $i_1 = (V_1 - V_{11}) / r$

【0028】ここで、上記従来の充電装置100では、例えば容量性負荷111に電荷があまり充電されておらずこの容量性負荷111の電圧V₁が低い場合、p-n-pトランジスタ102のオン時間が長くなり、この充電電流i₁が高くなるように作用する。

【0029】しかしながら、一般に、2重層コンデンサや2次電池等ではその内部抵抗が非常に低くなっている。そのため、このようにこの従来の充電装置100がこの充電電流i₁が高くなるように作用すると、直流発電機101が大きな電流を発生しなければならなくなり、大きな負担がかかつてしまう。従って、従来の充電装置100では、このような負担がかかつても充分な大きなトルクを有する直流発電機101を用いなければならなかった。

【0030】また、従来の充電装置100では、充電電流i₁の電流値に比例して、その内部抵抗rや容量性負荷の内部抵抗等により、熱損失が生じている。そのため、従来の充電装置100がこの充電電流i₁が高くなるように作用すると、その熱損失も比例して大きくなつてしまっていた。従って、従来の充電装置100では、その回路損失が大きく、効率の悪いものとなっていた。

【0031】本発明は、このような実情を鑑みてなされたものであり、直流電流源の負担を軽減し、効率の良い充電装置を提供することを目的とする。

【0032】

【課題を解決するための手段】上述の課題を解決するため、本発明に係る充電装置は、直流電流源と、上記直流電流源から出力される電流をスイッチングするスイッチング手段と、上記スイッチング手段によりスイッチングされた電流を平滑化し、平滑化した電流を充電対象に供給する出力手段と、上記直流電流源から発生される電圧と上記充電対象の電圧との電圧差に基づき、上記出力手段から出力する平均電流を一定とするように上記スイッチング手段を制御する制御手段とを備えることを特徴とする。この充電装置では、上記出力手段から出力する平均電流を、充電対象の電圧に関わらず一定にする。

【0033】本発明に係る充電装置は、図1に示すように、電圧V₁をもって直流電流を出力する直流電流源1と、この直流電流源1から出力される電流をスイッチングするスイッチング手段2と、スイッチング手段2によ

り出力された充電電流 i_1 を容量性負荷からなる充電対象 5 に供給する出力手段 3 と、上記スイッチング手段 2 を制御する制御手段 4 を備える。

【0034】上記制御手段 4 は、例えば、オン時間が a 、オフ時間が b となるようなパルスを生成し、上記スイッチング手段 2 を制御する。

【0035】このとき、直流電流源 1 から充電対象 5 に流れ込む充電電流 i_1 は、この直流電流源 1 により発生される電圧 V_1 と、充電対象 5 の電圧 V_5 と、内部抵抗 r との関係から以下の式により表せる。

$$[0036] i_1 = (V_1 - V_5) / r$$

【0037】また、充電対象 5 に供給される充電電流 i_1 の平均電流 i_m は、オン時間が a 、オフ時間が b となるようなパルスでスイッチングされることから、以下のように表すことができる。

$$[0038] i_m = (a / (a + b)) \times i_1$$

【0039】ここで、制御手段 4 は、直流電流源 1 から発生される電圧 V_1 と上記充電対象 5 の電圧 V_5 との電圧差 ($V_1 - V_5$) に基づき、制御パルスのデューティ比 ($a / (a + b)$) を制御し、上記出力手段 3 から出力する充電電流 i_1 の平均電流 i_m を一定とするように制御する。

【0040】このように本発明に係る充電装置では、出力手段から出力する電流の平均値を、充電対象の電圧に関わらず一定にしてパルス充電する。

【0041】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明する。

【0042】まず、本発明の第1の実施の形態の充電装置について、図2及び図3を用いて説明する。

【0043】図2に示すように、本発明の第1の実施の形態の充電装置10は、直流発電機11と、この直流発電機11から出力される電流をスイッチングするpnpトランジスタ12と、このpnpトランジスタ12の出力電流を平滑化するコイル13及びフライホイールダイオード14と、上記pnpトランジスタ12をスイッチングするpnpトランジスタ15と、このpnpトランジスタ15のスイッチングのデューティーを決定する制御回路16とを備え、充電対象となる2重層コンデンサや2次電池等の容量性負荷20に対して、出力端子17から充電電流 i_1 を供給する。

【0044】pnpトランジスタ12は、エミッタが直流発電機11のプラス側の出力端に接続されている。また、このpnpトランジスタ12は、エミッタとベースとの間に抵抗 R_1 が接続されている。

【0045】コイル13は、一端がpnpトランジスタ12のコレクタに接続され、他端が出力端子17に接続されている。また、フライホイールダイオード14は、カソードがpnpトランジスタ12のコレクタに接続され、アノードがグランドに接続されている。

【0046】pnpトランジスタ15は、コレクタがpnpトランジスタ12のベースに接続され、エミッタが抵抗 R_1 を介してグランドに接続されている。

【0047】制御回路16は、直流発電機11が発生する直流電圧 V_1 と、充電対象となる容量性負荷20の電圧 V_5 が入力され、出力信号となる制御パルスをpnpトランジスタ15のベースに供給する。

【0048】このような構成の充電装置10では、制御回路16から出力される制御パルスに従いpnpトランジスタ15がスイッチングされ、このpnpトランジスタ15のスイッチングにともないpnpトランジスタ12がスイッチングされる。そして、このpnpトランジスタ12がスイッチングされると直流発電機11から供給される電流がスイッチングされる。このスイッチングされた電流は、コイル13及びフライホイールダイオード14から構成される平滑回路により平滑化され、充電電流 i_1 として容量性負荷20に供給される。

【0049】続いて、制御回路16について説明する。

【0050】この制御回路16は、直流発電機11のプラス側端子とグランドとの間に設けられる第1の可変抵抗21と、出力端子17とグランドとの間に設けられる第2の可変抵抗22と、上記第1の可変抵抗21の分圧出力と第2の可変抵抗22の分圧出力とが入力されその差電圧を検出するオペアンプ23と、鋸波を発生する鋸波発生回路24と、オペアンプ23と鋸波発生回路24との出力を比較するコンパレータ25と、このコンパレータ25の比較出力をドライブするpnpトランジスタ26と、pnpトランジスタ26の出力を反転させた制御パルスを出力するNAND回路27とを有し、このNAND回路27から制御パルスを上記pnpトランジスタ15に供給する。

【0051】また、この制御回路16は、直流発電機11が発生する電圧のノイズ除去等をするコンデンサ28と、直流発電機11が発生する電圧を定電圧化してオペアンプ23、鋸波発生回路24、コンパレータ25、pnpトランジスタ26、NAND回路27等に電源電圧を与えるツェナーダイオード29とを有する。

【0052】第1の可変抵抗21は、直流発電機11が発生する電圧 V_1 を分圧して、適当なゲイン調整をした電圧 V_1' をオペアンプ23のプラス側入力端子に供給する。第2の可変抵抗22は、容量性負荷20の電圧 V_5 を分圧して、適当なゲイン調整をした電圧 V_5' をオペアンプ23のマイナス側入力端子に供給する。

【0053】オペアンプ23は、直流発電機11が発生する電圧 V_1 を分圧して適当なゲイン調整をした電圧 V_1' と、容量性負荷20の電圧 V_5 を分圧して適当なゲイン調整をした電圧 V_5' との差電圧 ($V_1' - V_5'$) を求め、この差電圧を適当な倍率で増幅する。オペアンプ23は、この差電圧 ($V_1' - V_5'$) をコンパレータ25のプラス側入力端子に供給する。

【0054】鋸波発生回路24は、第1のNAND回路31と第2のNAND回路32とから構成される非安定マルチバイブレータにより自励発振されるパルス信号を、抵抗33とコンデンサ34により構成される微分回路により微分して、鋸状波を発生している。この鋸波発生回路24から出力される鋸状波は、コンパレータ25のマイナス側の入力端子に供給される。なお、この鋸波発生回路24は、自励発振して鋸状波が発生されればよいので、例えば、積分回路による3角波等が出力されても良く、その構成は限定されない。

【0055】コンパレータ25は、上記差電圧($V_{i'} - V_{i''}$)と上記鋸状波とを比較して、差電圧($V_{i'} - V_{i''}$)が鋸状波より大きい場合にハイ、差電圧($V_{i'} - V_{i''}$)が鋸状波より小さい場合にローとなるデジタル出力をする。

【0056】このコンパレータ25のデジタル出力は、npnトランジスタ26のベースに供給され、このnpnトランジスタ26によりドライブされたのち、そのコレクタから出力され、NAND回路27によりさらに反転される。

【0057】このNAND回路27からは、上記コンパレータ25と同相の信号である制御パルスが出力される。この制御パルスは、上記npnトランジスタ15のベースに供給される。

【0058】このような構成を有することにより、制御回路16は、差電圧($V_{i'} - V_{i''}$)と鋸状波とを比較し、差電圧($V_{i'} - V_{i''}$)が大きい場合にオンとなる制御パルスを出力する。

【0059】ここで、この差電圧($V_{i'} - V_{i''}$)は、容量性負荷20の充電状態により変動するものである。すなわち、容量性負荷20に電荷があまり充電されておらず、この容量性負荷20の電圧 V_i が低い場合、この差電圧($V_{i'} - V_{i''}$)は高くなる。一方、容量性負荷20の充電が進み、この容量性負荷20の電圧が高い場合、この差電圧($V_{i'} - V_{i''}$)は低くなる。従って、この制御パルスは、容量性負荷20の充電状態に応じて、オン時間が変動するPWM(Pulse Width Modulation)パルスとなっている。

【0060】図3に、鋸波発生回路24の第1と第2のNAND回路31, 32の間(A点)に発生するパルス波形と、コンパレータ25のマイナス側入力端子(B点)に入力される鋸状波と、コンパレータ25のプラス側入力端子(C点)に入力される差電圧($V_{i'} - V_{i''}$)と、コンパレータ25の出力端子(D点)から出力される信号波形と、NAND回路の出力端子(E点)から出力される制御パルスとを示す。

【0061】この図3に示すように、制御回路16では、B点の鋸状波よりもC点の差電圧($V_{i'} - V_{i''}$)が大きい場合にオンとなる制御パルスを出力する。

【0062】また、制御回路16は、この制御パルスに

応じてスイッチングされる充電電流*i*の平均値が、容量性負荷20の充電状態により変動する電圧 V_i の変化によらず、一定となるように制御パルスのデューティ比が設定されている。

【0063】すなわち、制御回路16は、容量性負荷20に電荷があまり充電されておらず、この容量性負荷20の電圧 V_i が低い場合には、差電圧($V_{i'} - V_{i''}$)は高くなるが、このような場合には、制御パルスのオン時間を短くする。また、制御回路16は、容量性負荷20の充電が進み、この容量性負荷20の電圧が高い場合には、この差電圧($V_{i'} - V_{i''}$)は低くなるが、このような場合には、制御パルスのオン時間を長くする。

【0064】以上のように、制御回路16は、容量性負荷20の電圧が高くなるにつれ、すなわち、直流電流源11と容量性負荷20との電圧差が小さくなるにつれ、pnpトランジスタ12のオン時間が長くなるように、制御パルスのデューティ比を制御している。

【0065】この第1の実施の形態の充電装置10では、以上のように制御回路16が outputする制御パルスを設定することにより、直流発電機11から出力される電流の平均値を常に一定とすることができます。

【0066】従って、この充電装置10では、直流発電機11の負担を軽減することができる。また、この充電装置10では、直流発電機11から発生される電圧と容量性負荷20の電圧との電圧差に基づき、pnpトランジスタ12をPWM制御することから、この直流発電機11のトルクに応じた電流を容量性負荷20に供給することができる。

【0067】また、この充電装置10では、熱損失が少なくし、電力効率を高くすることができる。また、この充電装置10では、トランス等の電力変換手段を用いず、高電圧かつ少電流で容量性負荷20を充電することができる。

【0068】なお、上記制御回路16の設定は、例えば、第1の可変抵抗21及び第2の可変抵抗22の分圧比や、鋸波発生回路24等の回路設定をすることにより容易に行うことができる。また、オペアンプ23の演算設定を変えることにより、差電圧($V_{i'} - V_{i''}$)が低くなればディーティが反比例して大きくなるような関数のみならず、様々な関数を実現することができる。例えば、定電力的な設定等も容易に行うことができる。

【0069】また、この充電装置10では、鋸波発生回路24により発生される鋸状波を、充電対象となる容量性負荷20の特性に応じて設定することにより、更に効率のよい充電を行うことができる。また、充電装置10では、容量性負荷20の電圧 V_i が最大定格に接近した際にpnpトランジスタ102をオフとするように、第1の可変抵抗21及び第2の可変抵抗22の分圧比や、オペアンプ23の増幅率、或いは、鋸波発生回路24により発生される鋸状波を設定することにより、過充電を

行わずに充電電流 i_1 の供給を停止することができる。

【0070】つぎに、本発明に第2の実施の形態の充電装置について、図4を用いて説明する。

【0071】この第2の実施の形態の充電装置は、例えば、直流発電機が発生する電圧が、充電対象となる容量性負荷の最大定格電圧より充分大きな電圧で電流を発生する場合に適用される。

【0072】図4に示すように、本発明に第2の実施の形態の充電装置50は、直流発電機51と、この直流発電機51から出力される電流をスイッチングするpnpトランジスタ52と、このpnpトランジスタ52の出力電流を平滑化するコイル53及びフライホイールダイオード54と、自励発振をして上記pnpトランジスタ52のスイッチングの制御をするnpnトランジスタ55、FET56、コンデンサ57と、直流発電機51の発生電圧に基づき上記npnトランジスタ55のスイッチングのデューティーを決定するツエナーダイオード58及びダイオード59とを備え、充電対象となる2重層コンデンサや2次電池等の容量性負荷61に対して、出力端子60から充電電流 i_1 を供給する。

【0073】pnpトランジスタ52は、エミッタが直流発電機51のプラス側の出力端に接続されている。また、このpnpトランジスタ52は、エミッタとベースとの間に抵抗R₁が接続されている。

【0074】コイル53は、一端が上記pnpトランジスタ52のコレクタに接続され、他端が出力端子60に接続されている。また、フライホイールダイオード54は、カソードがpnpトランジスタ52のコレクタに接続され、アノードがグランドに接続されている。

【0075】npnトランジスタ55は、コレクタがpnpトランジスタ52のベースに接続され、エミッタが抵抗R₂を介してグランドに接続されている。

【0076】FET56は、ドレインが直流発電機51のプラス側の出力端に接続されている。また、このFET56は、ゲートとソースとがnpnトランジスタ55のベースに接続されている。

【0077】コンデンサ57は、一端がpnpトランジスタ52のコレクタに接続され、他端がnpnトランジスタ55のベースに接続されている。

【0078】ツエナーダイオード58は、カソードがnpnトランジスタ55のベースに接続され、アノードがグランドに接続されている。

【0079】ダイオード59は、アノードが直流発電機51のプラス側の出力端に接続され、カソードがnpnトランジスタ55のエミッタに接続されている。

【0080】このような構成の充電装置50では、コンデンサ57の充放電に従いnpnトランジスタ55がスイッチングされ、このnpnトランジスタ55のスイッチングにともないpnpトランジスタ52がスイッチングされる。そして、このpnpトランジスタ52がスイ

ッチングされると直流発電機51から供給される電流がスイッチングされる。このスイッチングされた電流は、コイル53及びフライホイールダイオード54から構成される平滑回路により平滑化され、充電電流 i_1 として容量性負荷61に供給される。

【0081】この充電装置50では、以下に説明するような動作を行うことにより自励発振し、pnpトランジスタ52をスイッチングしている。なお、自励発振の動作を説明するにあたり、npnトランジスタ55のベース側の端子を端子A、pnpトランジスタ52のコレクタ側の端子を端子Bとする。

【0082】まず、pnpトランジスタ52がオフであると、FET56から供給される電流により、コンデンサ57は、端子A側がプラスにチャージされる。すると、npnトランジスタ55のベース電圧が上昇し、このnpnトランジスタ55がオンとなる。

【0083】このnpnトランジスタ55がオンとなると、それに伴ってpnpトランジスタ52もオンとなる。

【0084】続いて、このpnpトランジスタ52がオンとなった際、コンデンサ57は、このpnpトランジスタ52がオンとなることにより直流発電機51から端子Bに与えられる電圧に、端子A側がプラスにチャージされたチャージ電圧を上乗せした電圧を、npnトランジスタ55のベースに与え、このnpnトランジスタ55のオン状態を保持する。

【0085】続いて、pnpトランジスタ52がオンとなりしばらくすると、コンデンサ57は、pnpトランジスタ52のコレクタから供給される直流発電機51からの電流により、端子B側がプラスにチャージされている。すなわち、端子A側にチャージされた電荷が放電されていく。すると、npnトランジスタ55のベース電圧が下降し、このnpnトランジスタ55がオフとなる。

【0086】このnpnトランジスタ55がオフとなると、それに伴ってpnpトランジスタ52もオフとなる。

【0087】以上のように、充電装置50では、コンデンサ57の充放電による自励発振に伴い、pnpトランジスタ52がスイッチングされる。

【0088】また、この充電装置50では、ダイオード59を介して、直流発電機51の電圧が、npnトランジスタ55のエミッタにフィードフォーワードされている。従って、この直流発電機51の電圧の変動に応じて、デューティ比が可変する。つまり、この充電装置50では、直流発電機51により発生される電圧が、ツエナーダイオード58の電圧と比較して高くなっていくと、スイッチングパルスのデューティ比が下がることとなる。また、直流発電機51が発生する電圧によっては、図4に示すように、ダイオード59のカソードとn

p-nトランジスタ55のエミッタの間に可変抵抗62を設けて、直流発電機51の発生電圧とツェナーダイオード5.8の電圧とを調整する。このように可変抵抗62を設けることにより、スイッチングパルスのデューティ比を容易に調整することができる。

【0089】この充電装置50では、直流発電機51の電圧が低い場合、n-p-nトランジスタ55のエミッタ電圧が低くなる。従って、このn-p-nトランジスタ55をオンさせるベース電圧の閾値が低くなり、n-p-nトランジスタ55のオン時間すなわちp-n-pトランジスタ52のオン時間が長くなる。

【0090】また、この充電装置50では、直流発電機51の電圧が高い場合、n-p-nトランジスタ55のエミッタ電圧が高くなる。従って、このn-p-nトランジスタ55をオンさせるベース電圧の閾値が高くなり、n-p-nトランジスタ55のオン時間すなわちp-n-pトランジスタ52のオン時間が短くなる。

【0091】以上のように、この充電装置50では、直流発電機51の電圧が高くなるにつれ、p-n-pトランジスタ52のオン時間が短くなるようにスイッチングのデューティ比が制御されている。

【0092】このことによりこの充電装置50では、例えば、直流発電機51が発生する電圧が、充電対象となる容量性負荷61の最大定格電圧より充分大きな電圧もって電流を発生する場合、この直流発電機51から出力される電流の平均値を常に一定とすることができる。

【0093】従って、この充電装置50では、直流発電機51の負担を軽減することができる。また、この充電装置50では、直流発電機51から発生される電圧に基づき、p-n-pトランジスタ52をPWM制御することから、この直流発電機51のトルクに応じた電流を容量性負荷61に供給することができる。

【0094】また、この充電装置50では、熱損失が少なくし、電力効率を高くすることができる。また、この充電装置50では、トランジス等の電力変換手段を用いずに、高電圧で少電流で充電対象を充電することができる。

に、高電圧かつ少電流で容量性負荷61を充電することができる。

【0095】

【発明の効果】本発明に係る充電装置では、出力手段から出力する平均電流を、充電対象の電圧に関わらず一定にすることにより、直流電流源の負担を軽減することができる。また、この充電装置では、直流電流源から発生される電圧と充電対象の電圧との電圧差に基づき、スイッチング手段をPWM制御することから、この直流電流源のトルクに応じた電流を充電対象に供給することができる。

【0096】また、本発明に係る充電装置では、出力手段から出力する平均電流を、充電対象の電圧に関わらず一定にすることにより、熱損失が少なくし、電力効率を高くすることができる。また、この充電装置では、トランジス等の電力変換手段を用いずに、高電圧で少電流で充電対象を充電することができる。

【図面の簡単な説明】

【図1】本発明の充電回路を説明する為の図である。

【図2】本発明の第1の実施の形態の充電装置の回路図である。

【図3】上記充電装置の各点の波形図である。

【図4】本発明の第2の実施の形態の充電装置の回路図である。

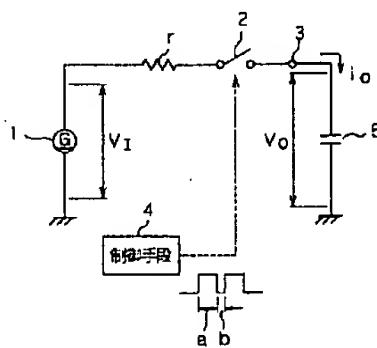
【図5】従来の充電装置の回路図である。

【図6】上記従来の充電装置から出力される充電電流を説明するための回路図である。

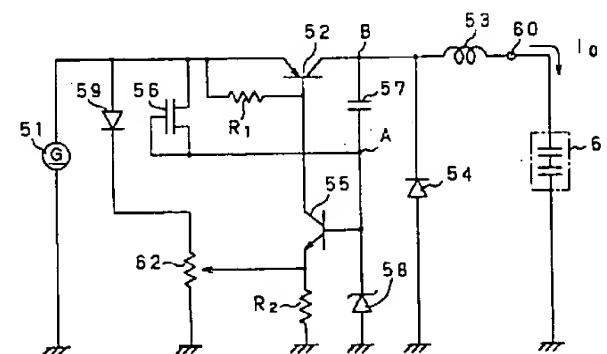
【符号の説明】

1 直流電流源、2 スイッチング手段、3 出力手段、4 制御手段、5 充電対象、10, 50 充電装置、11, 51 直流発電機、12, 52 p-n-pトランジスタ、15, 55 n-p-nトランジスタ、16 制御回路、13, 53 コイル、14, 54 フライホイールダイオード、17, 60 出力端子、20, 61 容量性負荷、59 ダイオード

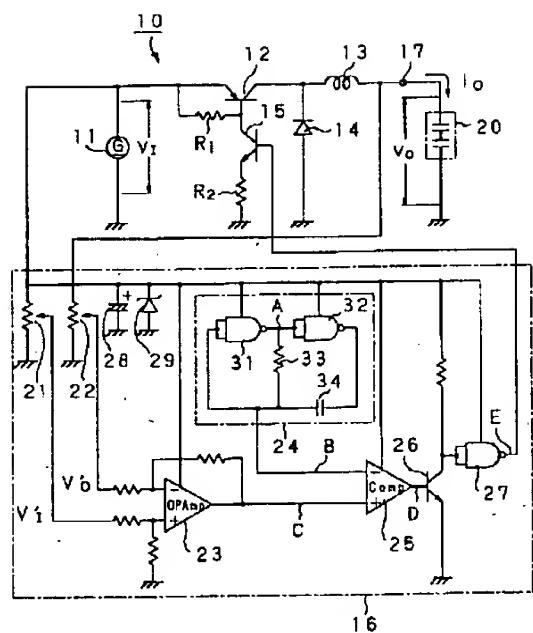
【図1】



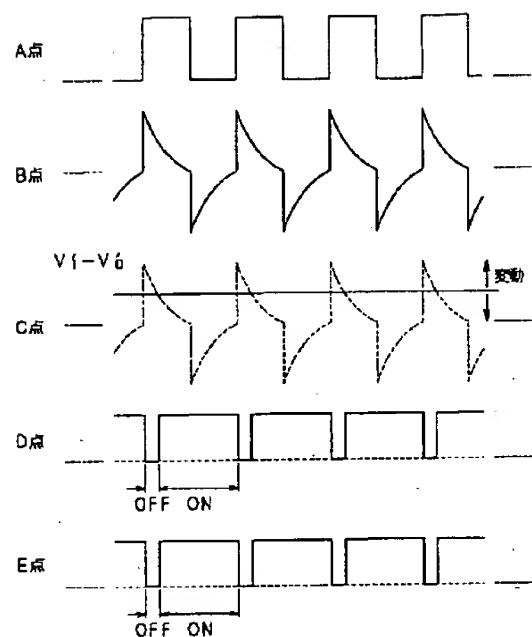
【図4】



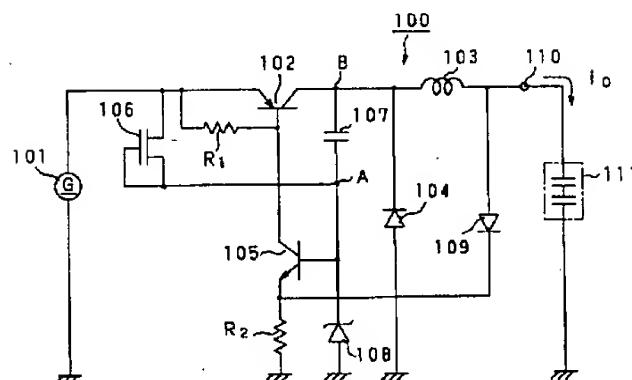
【図 2】



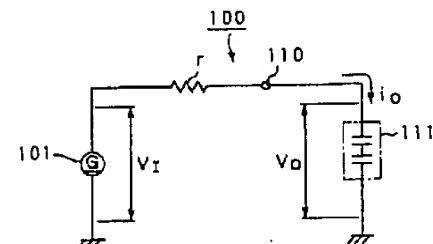
【図 3】



【図 5】



【図 6】



Date: March 7, 2001

Declaration

I, Michihiko Matsuba, President of Fukuyama Sangyo Honyaku Center, Ltd., of 16-3, 2-chome, Nogami-cho, Fukuyama, Japan, do solemnly and sincerely declare that I understand well both the Japanese and English languages and that the attached document in English is a full and faithful translation, of the copy of Japanese Unexamined Patent No. Hei-11-252807 laid open on September 17, 1999.



Michihiko Matsuba

Fukuyama Sangyo Honyaku Center, Ltd.

Charging Apparatus

Japanese Unexamined Patent No. Hei-11-252807

Laid open on: September 17, 1999

Application No. Hei-10-52486

Filed on: March 4, 1998

Inventor: Tsunehiro MARUO, et al.

Applicant: Sony Corporation

Patent attorney: Akira KOIKE, et al.

SPECIFICATION

【TITLE OF THE INVENTION】 Charging apparatus

【ABSTRACT】

【Object】 Provision of an efficient charging apparatus capable of reducing the burden of a direct current source.

【Solving means】 The charging apparatus of the present invention includes a direct current source 1, a switching means 2 for switching a current output from the direct current source 1, an output means 3 for supplying a charging current i_0 output by the switching means 2 to an object 5 to be charged which is a capacitive load, and a control means 4 for controlling the switching means 2. The control means 4 generates a pulse

in which ON-time is a and OFF-time is b, and controls the switching means 2. Based on the voltage difference between the voltage V_1 generated from the direct current source 1 and the voltage V_0 of the to-be-charged object 5, the control means 4 controls the duty ratio ($a/(a+b)$) of a control pulse, and controls the average current of the charging current i_0 output from the output means 3 so as to become constant.

[WHAT IS CLAIMED IS:]

[Claim 1] A charging apparatus comprising:

 a direct current source;
 switching means for switching a current output from said direct current source;

 output means for smoothing a current switched by said switching means and supplying a smoothed current to an object to be charged; and

 control means for, based on a voltage difference between voltage generated from said direct current source and voltage of said object to be charged, controlling said switching means so that an average current output from said output means becomes constant.

[Claim 2] A charging apparatus as recited in claim 1, wherein said control means detects the voltage difference between the

voltage generated from said direct current source and the voltage of said object to be charged, and controls said switching means by a PWM pulse by which ON-time becomes short when the voltage difference is large, whereas the ON-time becomes long when the voltage difference is small.

[Claim 3] A charging apparatus as recited in claim 1, wherein said direct current source generates a current by a larger voltage than the maximum rated voltage of said object to be charged, and said control means detects a voltage generated from said direct current source, and controls said switching means by a PWM pulse by which ON-time becomes short when the detected voltage is large, whereas the ON-time becomes long when the detected voltage is small.

[DETAILED DESCRIPTION OF THE INVENTION]

[0001]

[Field of the Invention] This invention relates to a charging apparatus for charging a double layer condenser, a secondary battery, and so forth.

[0002]

[Prior Arts] Fig. 5 shows a chopper type of constant-voltage regulator as a conventional charging apparatus for charging a double layer condenser or a secondary battery.

[0003] The conventional charging apparatus 100 shown in

Fig. 5 is made up of a direct-current generator 101, a pnp transistor 102 that switches a current output from the direct-current generator 101, a coil 103 and a flywheel diode 104 that smooth an output current of the pnp transistor 102, an npn transistor 105, a FET 106, and a condenser 107 that control the switching of the pnp transistor 102 by self-oscillation, and a Zener diode 108 and a diode 109 that determine the duty of the switching of the npn transistor 105 on the basis of an output voltage, and supplies a charging current i_0 from an output terminal 110 to a capacitive load 111, such as a double layer condenser or a secondary battery, which is an object to be charged.

[0004] The pnp transistor 102 has its emitter connected to the output terminal on the plus side of the direct-current generator 101. Further, the pnp transistor 102 is connected to a resistor R_1 between its emitter and its base.

[0005] A coil 103 has its one end connected to a collector of the pnp transistor 102, and has the other end connected to the output terminal 110. A flywheel diode 104 has its cathode connected to the collector of the pnp transistor 102, and has its anode connected to the ground.

[0006] The npn transistor 105 has its collector connected to the base of the pnp transistor 102, and has its emitter

connected to the ground through a resistor R_2 .

[0007] The FET 106 has its drain connected to the output terminal on the plus side of the direct-current generator 101. Further, the FET 106 has its gate and its source connected to the base of the npn transistor 105.

[0008] The condenser 107 has its one end connected to the collector of the pnp transistor 102, and has the other end connected to the base of the npn transistor.

[0009] The Zener diode 108 has its cathode connected to the base of the npn transistor 105, and has its anode connected to the ground.

[0010] The diode 109 has its anode connected to the output terminal 110, and has its cathode connected to the emitter of the npn transistor 105.

[0011] In the conventional charging apparatus 100 constructed in this way, the npn transistor 105 is switched in accordance with the electrical charge and discharge of the condenser 107, and, interrelatedly with the switching of the npn transistor 105, the pnp transistor 102 is switched. Interrelatedly with the switching of the pnp transistor 102, a current supplied from the direct-current generator 101 is switched. The switched current is smoothed by a smoothing circuit made up of the coil 103 and the flywheel diode 104,

and, as a charging current i_0 , is supplied to the capacitive load 111.

[0012] This conventional charging apparatus 100 causes self-oscillation by performing an operation described later, and switches the pnp transistor 102. In explanation of the operation of the self-oscillation, let the terminal on the base side of the npn transistor 105 be terminal A, and let the terminal on the collector side of the pnp transistor 102 be terminal B.

[0013] First, when the pnp transistor 102 is off, the condenser 107 has the side of its terminal A charged positively by a current supplied from the FET 106. Thereupon, the base voltage of the npn transistor 105 rises, and the npn transistor 105 is turned on.

[0014] The pnp transistor 102 is also turned on in response to the ON-state of the npn transistor 105.

[0015] Subsequently, when the pnp transistor 102 is turned on, the condenser 107 gives the base of the npn transistor 105 a voltage in which a charge voltage by which the side of the terminal A has been positively charged is added to a voltage given from the direct-current generator 111 to the terminal B because of the ON-state of the pnp transistor 102, so as to maintain the ON-state of the npn transistor 105.

【0016】 Thereafter, when the pnp transistor 102 is turned on, and a while elapses, the condenser 107 has the side of its terminal B charged positively by a current from the direct-current generator 101 supplied from the collector of the pnp transistor 102. That is, the electric charge charged on the side of terminal A is discharged. Thereupon, the base voltage of the npn transistor 105 falls, and the npn transistor 105 is turned off.

【0017】 The pnp transistor 102 is also turned off in response to the OFF-state of the npn transistor 105.

【0018】 As described above, in the conventional charging apparatus 100, the pnp transistor 102 is switched in response to the self-oscillation caused by the electrical charge and discharge of the condenser 107.

【0019】 Further, in the conventional charging apparatus 100, the output voltage, i.e., the voltage of the capacitive load 111 is fed back to the emitter of the npn transistor 105 through the diode 109. Therefore, the duty ratio varies in response to the voltage of the capacitive load 111.

【0020】 In other words, in the conventional charging apparatus 100, the capacitive load 111 is not so charged with an electric charge, and the voltage of the emitter of the npn transistor 105 lowers when the voltage of the capacitive load

111 is low. Therefore, the threshold of the base voltage by which the npn transistor 105 is turned on lowers, and the ON-time of the npn transistor 105, i.e., the ON-time of the pnp transistor 102 is lengthened.

[0021] Further, in the conventional charging apparatus 100, the voltage of the emitter of the npn transistor 105 rises when the capacitive load 111 is increasingly charged and has a high voltage. Therefore, the threshold of the base voltage by which the npn transistor 105 is turned on rises, and the ON-time of the npn transistor 105, i.e., the ON-time of the pnp transistor 102 is shortened.

[0022] As described above, in the conventional charging apparatus 100, the duty ratio of the switching is controlled so that the ON-time of the pnp transistor 102 is shortened proportionately with the rise of the voltage of the capacitive load 111.

[0023] Further, the conventional charging apparatus 100 is provided with the Zener diode 108 so that the base voltage of the npn transistor 105 does not rise above a predetermined voltage. Therefore, when the voltage of the capacitive load 111 rises above the voltage regulated by the Zener diode 108, the switching operation of the npn transistor 105 stops, and the charging to the capacitive load 111 is completed. Further,

the Zener diode 108 is set on the basis of, for example, the rating of the capacitive load 111 that is the object to be charged.

[0024]

[Problems to be Solved by the Invention] Here, a discussion will be conducted as to the charging current i_0 that flows from the conventional charging apparatus 100 to the capacitive load 111 that is the to-be-charged object.

[0025] The conventional charging apparatus 100 of Fig. 5 can be simply shown as in Fig. 6.

[0026] The charging current i_0 that flows from the direct-current generator 101 to the capacitive load 111 can be represented as the following equation from the relationship among voltage V_1 generated by the direct-current generator 101, voltage V_0 of the capacitive load 111, and internal resistance r .

$$i_0 = (V_1 - V_0) / r$$

[0028] Herein, the conventional charging apparatus 100 operates so that the ON-time of the pnp transistor 102 is lengthened and the charging current i_0 rises when the capacitive load 111 is not so charged with an electric charge and has a low voltage V_0 , for example.

[0029] However, in general, a double layer condenser or

a secondary battery has its internal resistance lowered very much. For this reason, if the conventional charging apparatus 100 operates so that the charging current i_0 rises, the direct-current generator 101 must generate a large current, and therefore must have a heavy burden. Therefore, the conventional charging apparatus 100 must have used the direct-current generator 101 that has sufficiently large torque even if such a burden is placed thereon.

[0030] Further, the conventional charging apparatus 100 causes a heat loss because of its own internal resistance r or the internal resistance of the capacitive load in proportion to the current value of the charging current i_0 . Therefore, if the conventional charging apparatus 100 operates so that the charging current i_0 rises, the heat loss has been proportionally enlarged. Accordingly, in the conventional charging apparatus 100, its circuit loss is large, and its efficiency is low.

[0031] The present invention was made in consideration of these circumstances, and aims to provide an efficient charging apparatus capable of reducing the burden of the direct current source.

[0032]

[Means for Solving the Problems] In order to solve the

above-mentioned problems, the charging apparatus according to the present invention is characterized in that it comprises: a direct current source; a switching means for switching a current output from the direct current source; an output means for smoothing a current switched by the switching means and supplying a smoothed current to an object to be charged; and a control means for, based on a voltage difference between voltage generated from the direct current source and voltage of the object to be charged, controlling the switching means so that an average current output from the output means becomes constant. In this charging apparatus, the average current output from the output means is made constant regardless of the voltage of the to-be-charged object.

[0033] As shown in Fig. 1, the charging apparatus according to the present invention includes a direct current source 1 for outputting a direct current with voltage V_1 , a switching means 2 for switching a current output from the direct current source 1, an output means 3 for supplying a charging current i_0 output by the switching means 2 to an object 5 to be charged which is a capacitive load, and a control means 4 for controlling the switching means 2.

[0034] The control means 4 generates a pulse in which, for example, ON-time is a whereas OFF-time is b, and controls the

switching means 2.

[0035] In this case, the charging current i_0 that flows from the direct current source 1 to the to-be-charged object 5 can be represented as the following equation from the relationship among voltage V_I generated by the direct current source 1, voltage V_o of the to-be-charged object 5, and internal resistance r .

$$[0036] \quad i_0 = (V_I - V_o) / r$$

[0037] Since switching is carried out by a pulse in which ON-time is a and OFF-time is b, the average current i_{AVE} of the charging current i_0 supplied to the to-be-charged object 5 can be represented as follows.

$$[0038] \quad i_{AVE} = (a / (a+b)) \times i_0$$

[0039] Herein, based on the voltage difference $(V_I - V_o)$ between the voltage V_I generated from the direct current source 1 and the voltage V_o of the to-be-charged object 5, the control means 4 controls the duty ratio $(a / (a+b))$ of a control pulse, and controls the average current i_{AVE} of the charging current i_0 output from the output means 3 so as to become constant.

[0040] As described above, in the charging apparatus according to the present invention, the average value of the current output from the output means is made constant regardless of the voltage of the to-be-charged object, and

pulse charging is carried out.

[0041]

[Embodiments of the Invention] Embodiments of the present invention will be hereinafter described with reference to the drawings.

[0042] First, a charging apparatus according to the first embodiment of the present invention will be described in connection with Figs. 2 and 3.

[0043] As shown in Fig. 2, the charging apparatus 10 according to the first embodiment of the present invention includes a direct-current generator 11, a pnp transistor 12 that switches a current output from the direct-current generator 11, a coil 13 and a flywheel diode 14 both of which smooth an output current of the pnp transistor 12, an npn transistor 15 that switches the pnp transistor 12, and a control circuit 16 that determines the duty of switching of the npn transistor 15, and supplies a charging current i_0 from an output terminal 17 to a capacitive load 20, such as a double layer condenser or a secondary battery, which is an object to be charged.

[0044] The pnp transistor 12 has its emitter connected to the output terminal on the positive side of the direct-current generator 11. Further, the pnp transistor 12 is connected to

a resistor R_1 between its emitter and its base.

[0045] The coil 13 has its one end connected to the collector of the pnp transistor 12, and has the other end connected to the output terminal 17. The flywheel diode 14 has its cathode connected to the collector of the pnp transistor 12, and has its anode connected to the ground.

[0046] The npn transistor 15 has its collector connected to the base of the pnp transistor 12, and has its emitter connected to the ground through a resistor R_2 .

[0047] The control circuit 16, to which DC voltage V_1 generated by the direct-current generator 11 and voltage V_0 of the capacitive load 20 that is an object to be charged are input, supplies a control pulse that is an output signal to the base of the npn transistor 15.

[0048] In the thus constructed charging apparatus 10, the npn transistor 15 is switched in response to a control pulse output from the control circuit 16, and the pnp transistor 12 is switched in response to the switching of the npn transistor 15. When the pnp transistor 12 is switched, a current supplied from the direct-current generator 11 is switched. The current that has undergone the switching is smoothed by a smoothing circuit made up of the coil 13 and the flywheel diode 14, and, as a charging current i_0 , is supplied to the capacitive load

20.

【0049】 Next, the control circuit 16 will be described.

【0050】 The control circuit 16 includes the first variable resistor 21 disposed between the positive side terminal of the direct-current generator 11 and the ground, the second variable resistor 22 disposed between the output terminal 17 and the ground, an op-amp 23 to which the partial pressure output of the first variable resistor 21 and the partial pressure output of the second variable resistor 22 are input and which detects a difference voltage, a sawtooth wave generating circuit 24 that generates a saw-like wave, a comparator 25 that compares the output of the op-amp 23 and the output of the sawtooth wave generating circuit 24, an npn transistor 26 that drives the comparison output of the comparator 25, and an NAND circuit 27 that outputs a control pulse that has reversed the output of the npn transistor 26, and supplies the control pulse from the NAND circuit 27 to the npn transistor 15.

【0051】 The control circuit 16 further includes a condenser 28 that, for example, removes the noise of the voltage generated by the direct-current generator 11, and a Zener diode 29 that stabilizes the voltage generated by the direct-current generator 11 at a constant voltage and gives a power-supply voltage to the op-amp 23, the sawtooth wave generating circuit

24, the comparator 25, the npn transistor 26, the NAND circuit 27, and so forth.

[0052] The first variable resistor 21 divides the voltage V_I generated by the direct-current generator 11, and supplies voltage V_I' that has undergone a suitable gain adjustment to the positive side input terminal of the op-amp 23. The second variable resistor 22 divides the voltage V_o of the capacitive load 20, and supplies voltage V_o' that has undergone a suitable gain adjustment to the negative side input terminal of the op-amp 23.

[0053] The op-amp 23 calculates a difference voltage ($V_I' - V_o'$) between the voltage V_I' obtained by dividing the voltage V_I generated by the direct-current generator 11 and undergoing a suitable gain adjustment and the voltage V_o' obtained by dividing the voltage V_o of the capacitive load 20 and undergoing a suitable gain adjustment, and amplifies this difference voltage by suitable magnification. The op-amp 23 supplies the difference voltage ($V_I' - V_o'$) to the positive side input terminal of the comparator 25.

[0054] The sawtooth wave generating circuit 24 generates a saw-like wave such that a pulse signal self-excitedly oscillated from an astable multivibrator made up of the first NAND circuit 31 and the second NAND circuit 32 is differentiated

by a differentiating circuit made up of a resistor 33 and a condenser 34. The saw-like wave output from the sawtooth wave generating circuit 24 is supplied to the negative side input terminal of the comparator 25. Since what is required of the sawtooth wave generating circuit 24 is to generate a saw-like wave by self-oscillation, a triangular wave, for example, may be output by an integrating circuit, and therefore its structure is not limited.

[0055] The comparator 25 compares the difference voltage ($V_I' - V_o'$) with the saw-like wave, and, if the difference voltage ($V_I' - V_o'$) is larger than the saw-like wave, the comparator 25 carries out high digital output, and, if the difference voltage ($V_I' - V_o'$) is smaller than the saw-like wave, it carries out low digital output.

[0056] The digital output of the comparator 25 is supplied to the base of the npn transistor 26, is then driven by the npn transistor 26, is then output from the collector thereof, and is further reversed by the NAND circuit 27.

[0057] A control pulse, which is a signal identical in phase with the comparator 25, is output from the NAND circuit 27. The control pulse is supplied to the base of the npn transistor 15.

[0058] With this structure, the control circuit 16

compares the difference voltage ($V_i' - V_o'$) with the saw-like wave, and outputs a control pulse by which an ON-state is reached if the difference voltage ($V_i' - V_o'$) is larger than the wave.

[0059] Herein, the difference voltage ($V_i' - V_o'$) varies according to the charging state of the capacitive load 20. That is, the difference voltage ($V_i' - V_o'$) will rise if the capacitive load 20 is not so charged with an electric charge, and, accordingly, the voltage V_o of the capacitive load 20 is low. On the other hand, the difference voltage ($V_i' - V_o'$) will decrease if the capacitive load 20 is increasingly charged, and, accordingly, the voltage of the capacitive load 20 becomes high. Therefore, the control pulse is a PWM (Pulse Width Modulation) pulse in which ON-time varies according to the charging state of the capacitive load 20.

[0060] Fig. 3 shows a pulse shape generated (at point A) between the first and second NAND circuits 31 and 32 of the sawtooth wave generating circuit 24, a saw-like wave input to the negative side input terminal (point B) of the comparator 25, a difference voltage ($V_i' - V_o'$) input to the positive side input terminal (point C) of the comparator 25, a signal waveform output from the output terminal (point D) of the comparator 25, and a control pulse output from the output terminal (point

E) of the NAND circuit.

[0061] As shown in Fig. 3, the control circuit 16 outputs a control pulse by which an ON-state is reached when the difference voltage ($V_i' - V_o'$) at point C is larger than the saw-like wave at point B.

[0062] Further, the control circuit 16 sets the duty ratio of the control pulse so that the average value of the charging current i_o switched in response to this control pulse becomes constant independently of variation in the voltage V_o that varies according to the charging state of the capacitive load 20.

[0063] In other words, the control circuit 16 shortens the ON-time of the control pulse when the capacitive load 20 is not so charged with an electric charge, and the voltage V_o of the capacitive load 20 is low, and, accordingly, the difference voltage ($V_i' - V_o'$) rises. By contrast, the control circuit 16 lengthens the ON-time of the control pulse when the capacitive load 20 is increasingly charged, and the voltage of the capacitive load 20 is high, and, accordingly, the difference voltage ($V_i' - V_o'$) decreases.

[0064] As described above, the control circuit 16 controls the duty ratio of the control pulse so that the ON-time of the pnp transistor 12 becomes long as the voltage of the capacitive

load 20 rises, i.e., as the voltage difference between the direct current source 11 and the capacitive load 20 becomes small.

[0065] In the charging apparatus 10 according to the first embodiment, the average value of the current output from the direct-current generator 11 can be always kept constant by setting the control pulse output from the control circuit 16 as mentioned above.

[0066] Therefore, in the charging apparatus 10, the burden of the direct-current generator 11 can be reduced. Further, in the charging apparatus 10, since the pnp transistor 12 is subjected to the PWM control on the basis of the voltage difference between the voltage generated by the direct-current generator 11 and the voltage of the capacitive load 20, a current corresponding to the torque of the direct-current generator 11 can be supplied to the capacitive load 20.

[0067] Further, in the charging apparatus 10, a heat loss can be reduced, and electrical efficiency can be raised. Further, in the charging apparatus 10, the capacitive load 20 can be charged with a high voltage and with a small current, without using a power conversion means such as a transformer.

[0068] The control circuit 16 can be easily set by, for example, setting the partial pressure ratio between the first

and second variable resistors 21 and 22 or by carrying out the circuit setting of, for example, the sawtooth wave generating circuit 24. Further, not only a function in which the duty rises in inverse proportion to the decrease of the difference voltage ($V_i' - V_o'$) but various functions can be achieved by changing the calculating setting of the op-amp 23. For example, constant-voltage setting can be easily carried out.

[0069] Further, in the charging apparatus 10, charging can be carried out even more efficiently if the saw-like wave generated by the sawtooth wave generating circuit 24 is set in accordance with the characteristic of the capacitive load 20 which is an object to be charged. Further, in the charging apparatus 10, the supplying of the charging current i_o can be stopped without overcharging if the partial pressure ratio between the first and second variable resistors 21 and 22, the amplification factor of the op-amp 23, or the saw-like wave generated by the sawtooth wave generating circuit 24 is set to turn off the pnp transistor 102 when the voltage V_o of the capacitive load 20 approaches the maximum rating.

[0070] Next, a charging apparatus according to the second embodiment of the present invention will be described with reference to Fig. 4.

[0071] The charging apparatus according to the second

embodiment is applied to a case, for example, in which a current is generated by the voltage generated by the direct-current generator sufficiently larger than the maximum rating voltage of the capacitive load that is an object to be charged.

[0072] As shown in Fig. 4, the charging apparatus 50 according to the second embodiment of the present invention includes a direct-current generator 51, a pnp transistor 52 that switches a current output from the direct-current generator 51, a coil 53 and a flywheel diode 54 both of which smooth the output current of the pnp transistor 52, an npn transistor 55, an FET 56, and a condenser 57 that control the switching of the pnp transistor 52 by self-oscillation, and a Zener diode 58 and a diode 59 both of which determine the duty of the switching of the npn transistor 55 on the basis of the voltage generated by the direct-current generator 51, and supplies a charging current i_0 from an output terminal 60 to a capacitive load 61, such as a double layer condenser or a secondary battery, that is an object to be charged.

[0073] The pnp transistor 52 has its emitter connected to the positive side output terminal of the direct-current generator 51. Further, the pnp transistor 52 is connected to a resistor R_1 between its emitter and its base.

[0074] The coil 53 has its one end connected to the

collector of the pnp transistor 52, and has the other end connected to the output terminal 60. The flywheel diode 54 has its cathode connected to the collector of the pnp transistor 52, and has its anode connected to the ground.

[0075] The npn transistor 55 has its collector connected to the base of the pnp transistor 52, and has its emitter connected to the ground through a resistor R_2 .

[0076] The FET 56 has its drain connected to the positive side output terminal of the direct-current generator 51. The FET 56 further has its gate and its source connected to the base of the npn transistor 55.

[0077] The condenser 57 has its one end connected to the collector of the pnp transistor 52, and has the other end connected to the base of the npn transistor 55.

[0078] The Zener diode 58 has its cathode connected to the base of the npn transistor 55, and has its anode connected to the ground.

[0079] The diode 59 has its anode connected to the positive side output terminal of the direct-current generator 51, and has its cathode connected to the emitter of the npn transistor 55.

[0080] In the thus constructed charging apparatus 50, the npn transistor 55 is switched in response to the electrical

charge and discharge of the condenser 57, and the pnp transistor 52 is switched in response to the switching of the npn transistor 55. When the pnp transistor 52 is switched, a current supplied from the direct-current generator 51 is switched. The current that has undergone the switching is smoothed by a smoothing circuit made up of the coil 53 and the flywheel diode 54, and, as the charging current i_0 , is supplied to the capacitive load 61.

[0081] The charging apparatus 50 causes self-oscillation by carrying out an operation as described below, and switches the pnp transistor 52. In explanation of the operation of the self-oscillation, let the base side terminal of the npn transistor 55 be terminal A, and let the collector side terminal of the pnp transistor 52 be terminal B.

[0082] First, when the pnp transistor 52 is off, the condenser 57 has the side of terminal A positively charged by a current supplied from the FET 56. Thereupon, the base voltage of the npn transistor 55 rises, and the npn transistor 55 is turned on.

[0083] In response to the ON-state of the npn transistor 55, the pnp transistor 52 is also turned on.

[0084] Subsequently, when the pnp transistor 52 is turned on, the condenser 57 gives the base of the npn transistor 55

a voltage in which a charge voltage by which the side of terminal A is positively charged is added to a voltage given from the direct-current generator 51 to terminal B in response to the ON-state of the pnp transistor 52, so as to maintain the ON-state of the npn transistor 55.

[0085] Thereafter, when the pnp transistor 52 is turned on, and a while elapses, the condenser 57 has the side of terminal B charged positively by a current from the direct-current generator 51 supplied from the collector of the pnp transistor 52. That is, the electric charge charged on the side of terminal A is discharged. Thereupon, the base voltage of the npn transistor 55 falls, and the npn transistor 55 is turned off.

[0086] The pnp transistor 52 is also turned off in response to the OFF-state of the npn transistor 55.

[0087] As described above, in the charging apparatus 50, the pnp transistor 52 is switched in response to the self-oscillation caused by the electrical charge and discharge of the condenser 57.

[0088] Further, in the charging apparatus 50, the voltage of the direct-current generator 51 is forwardly fed to the emitter of the npn transistor 55 through the diode 59. Therefore, the duty ratio varies according to variations in the voltage

of the direct-current generator 51. In other words, in the charging apparatus 50, the duty ratio of a switching pulse falls when the voltage generated by the direct-current generator 51 becomes higher than the voltage of the Zener diode 58. Further, depending on the voltage generated by the direct-current generator 51, a variable resistor 62 is disposed between the cathode of the diode 59 and the emitter of the npn transistor 55 as shown in Fig. 4, and the voltage generated by the direct-current generator 51 and the voltage of the Zener diode 58 are adjusted. This disposition of the variable resistor 62 makes it possible to easily adjust the duty ratio of the switching pulse.

[0089] In this charging apparatus 50, the emitter voltage of the npn transistor 55 becomes low when the voltage of the direct-current generator 51 is low. Therefore, the threshold of the base voltage that turns on the npn transistor 55 becomes low, and the ON-time of the npn transistor 55, i.e., the ON-time of the pnp transistor 52 becomes long.

[0090] Further, in this charging apparatus 50, the emitter voltage of the npn transistor 55 becomes high when the voltage of the direct-current generator 51 is high. Therefore, the threshold of the base voltage that turns on the npn transistor 55 becomes high, and the ON-time of the npn transistor 55, i.e.,

the ON-time of the pnp transistor 52 becomes short.

[0091] As described above, in the charging apparatus 50, the duty ratio of switching is controlled so that the ON-time of the pnp transistor 52 becomes short as the voltage of the direct-current generator 51 rises.

[0092] From this fact, in the charging apparatus 50, the average value of a current output from the direct-current generator 51 can be always kept constant in a case, for example, in which a current is generated with the voltage generated by the direct-current generator 51 sufficiently larger than the maximum rating voltage of the capacitive load 61 that is the object to be charged.

[0093] Therefore, in the charging apparatus 50, the burden of the direct-current generator 51 can be reduced. Further, in the charging apparatus 50, a current corresponding to the torque of the direct-current generator 51 can be supplied to the capacitive load 61 since the pnp transistor 52 is subjected to the PWM control on the basis of the voltage generated from the direct-current generator 51.

[0094] Further, in the charging apparatus 50, a heat loss can be reduced, and electrical efficiency can be raised. Further, in the charging apparatus 50, the capacitive load 61 can be charged with a high voltage and with a small current

without using a power conversion means such as a transformer.

[0095]

[Effect of the Invention] In the charging apparatus according to the present invention, an average current output from the output means is kept constant regardless of the voltage of an object to be charged, and therefore the burden of the direct current source can be reduced. Further, in the charging apparatus, the switching means is subjected to the PWM control on the basis of the voltage difference between the voltage generated from the direct current source and the voltage of the to-be-charged object, and therefore a current corresponding to the torque of the direct current source can be supplied to the to-be-charged object.

[0096] Further, in the charging apparatus according to the present invention, an average current output from the output means is kept constant regardless of the voltage of the to-be-charged object, and therefore a heat loss can be reduced, and electrical efficiency can be raised. Further, in the charging apparatus, the to-be-charged object can be charged with a high voltage and with a small current without using a power conversion means such as a transformer.

[BRIEF DESCRIPTION OF THE DRAWINGS]

[Fig. 1] Drawing for explaining the charging circuit of the

present invention.

【Fig. 2】 Circuit diagram of the charging apparatus according to the first embodiment of the present invention.

【Fig. 3】 Waveforms at each point of the charging apparatus.

【Fig. 4】 Circuit diagram of the charging apparatus of the second embodiment of the present invention.

【Fig. 5】 Circuit diagram of the conventional charging apparatus.

【Fig. 6】 Circuit diagram for explaining a charging current output from the conventional charging apparatus.

【Description of the Symbols】

1 Direct current source, 2 Switching means, 3 Output means, 4 Control means, 5 Object to be charged, 10,50 Charging apparatus, 11,51 Direct-current generator, 12,52 Pnp transistor, 15,55 Npn transistor, 16 Control circuit, 13,53 Coil, 14,54 Flywheel diode, 17,60 Output terminal, 20,61 Capacitive load, 59 Diode

Fig. 1

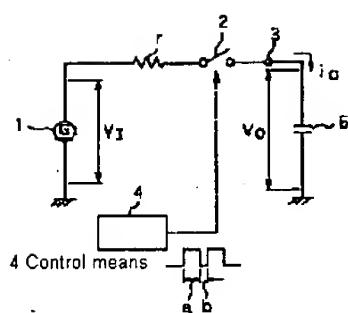


Fig. 2

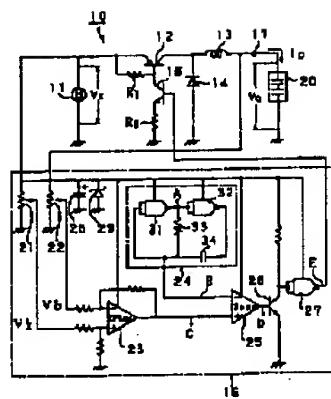


Fig. 3

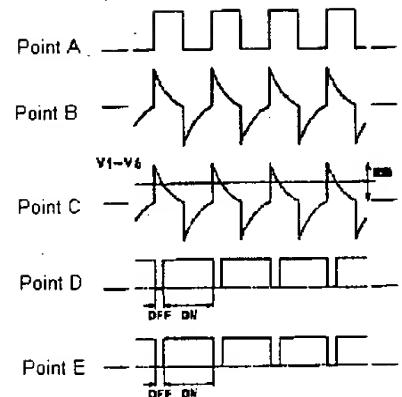


Fig.4

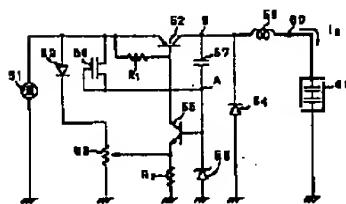


Fig.5

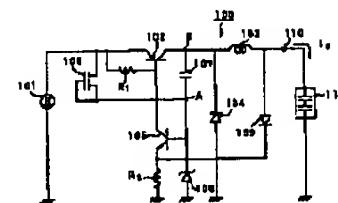


Fig.6

